

日 本 国 特 許 庁
JAPAN PATENT OFFICE

27.12.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 2 月 2 6 日
Date of Application:

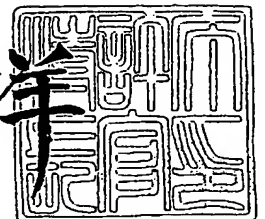
出 願 番 号 特 願 2 0 0 4 - 0 5 2 0 4 7
Application Number:
[ST. 10/C] : [J P 2 0 0 4 - 0 5 2 0 4 7]

出 願 人 株式会社ルネサステクノロジ
Applicant(s):

2 0 0 5 年 2 月 1 7 日

特許庁長官
Commissioner,
Japan Patent Office

小 川 洋



【書類名】 特許願
【整理番号】 R00282JP01
【提出日】 平成16年 2月26日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/027
【発明者】
 【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノ
 ロジ内
 【氏名】 田中 稔彦
【特許出願人】
 【識別番号】 503121103
 【氏名又は名称】 株式会社ルネサステクノロジ
【代理人】
 【識別番号】 100064746
 【弁理士】
 【氏名又は名称】 深見 久郎
【選任した代理人】
 【識別番号】 100085132
 【弁理士】
 【氏名又は名称】 森田 俊雄
【選任した代理人】
 【識別番号】 100083703
 【弁理士】
 【氏名又は名称】 仲村 義平
【選任した代理人】
 【識別番号】 100096781
 【弁理士】
 【氏名又は名称】 堀井 豊
【選任した代理人】
 【識別番号】 100098316
 【弁理士】
 【氏名又は名称】 野田 久登
【選任した代理人】
 【識別番号】 100109162
 【弁理士】
 【氏名又は名称】 酒井 將行
【手数料の表示】
 【予納台帳番号】 008693
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

第 1 方向に延在する第 1 パターンと、該第 1 パターンと同一形状を有し、前記第 1 方向と直交する第 2 方向に延在する第 2 パターンとを有する半導体装置の製造方法であって、直線偏光照明を用い、前記第 1 パターン形成用の第 1 マスクパターンと前記第 2 パターン形成用の第 2 マスクパターンとを含むマスクパターンに従って露光を行なう工程と、前記露光後に前記マスクパターンに従った形状の前記第 1 と第 2 パターンを形成する工程とを備え、

前記第 1 と第 2 マスクパターンの形状を互いに異ならせた半導体装置の製造方法。

【請求項 2】

第 1 方向に延在する第 1 パターンと、該第 1 パターンと同一幅を有し、前記第 1 方向と直交する第 2 方向に延在する第 2 パターンとを有する半導体装置の製造方法であって、直線偏光照明を用い、前記第 1 パターン形成用の第 1 マスクパターンと前記第 2 パターン形成用の第 2 マスクパターンとを含むマスクパターンに従って露光を行なう工程と、前記露光後に前記マスクパターンに従った形状の前記第 1 と第 2 パターンを形成する工程とを備え、

前記第 1 と第 2 マスクパターンの幅を互いに異ならせた半導体装置の製造方法。

【請求項 3】

前記第 1 方向は、前記第 1 と第 2 マスクパターンを通過する露光光の偏光方向と平行な方向であり、

前記第 1 マスクパターンの幅を前記第 2 マスクパターンの幅よりも広くした、請求項 1 または請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

前記第 1 と第 2 マスクパターンは第 1 と第 2 コーナ部を有し、

前記第 1 と第 2 コーナ部に第 1 と第 2 凹部が設けられ、

前記第 1 と第 2 凹部の形状を互いに異ならせた、請求項 1 から請求項 3 のいずれかに記載の半導体装置の製造方法。

【請求項 5】

前記第 1 と第 2 マスクパターンは第 1 と第 2 コーナ部を有し、

前記第 1 と第 2 コーナ部に第 1 と第 2 凸部が設けられ、

前記第 1 と第 2 凸部の形状を互いに異ならせた、請求項 1 から請求項 4 のいずれかに記載の半導体装置の製造方法。

【請求項 6】

第 1 方向に延在する第 1 孤立パターンと、該第 1 孤立パターンと同一形状を有し、前記第 1 方向と直交する第 2 方向に延在する第 2 孤立パターンとを有する半導体装置の製造方法であって、

直線偏光照明を用い、前記第 1 孤立パターン形成用の第 1 マスクパターンと前記第 2 孤立パターン形成用の第 2 マスクパターンとを含むマスクパターンに従って露光を行なう工程と、

前記露光後に前記マスクパターンに従った形状の前記第 1 と第 2 孤立パターンを形成する工程とを備え、

前記第 1 と第 2 マスクパターンの形状を互いに異ならせた半導体装置の製造方法。

【請求項 7】

メモリセル部と周辺回路部とを有する半導体装置の製造方法であって、

直線偏光光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程と、

前記レジスト膜をパターンニングする工程と、

パターンニングされた前記レジスト膜を用いてパターンを形成する工程とを備え、

前記周辺回路部のパターンを形成するための前記マスクパターンの寸法補正量を縦方向と横方向とで互いに異ならせた半導体装置の製造方法。

【請求項 8】

第 1 方向に延在する第 1 パターンと、該第 1 パターンと同一幅を有し、前記第 1 方向と直交する第 2 方向に延在する第 2 パターンとを有する半導体装置の製造方法であって、直線偏光光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程と、

前記レジスト膜をパターンニングする工程と、

パターンニングされた前記レジスト膜を用いてパターンを形成する工程とを備え、

前記第 1 方向は前記直線偏光光の偏光方向と平行であり、

前記第 2 パターンを形成するためのマスクパターンとして、前記第 2 パターンに対応する主パターンと前記主パターンの両側に該主パターンよりも幅が小さい補助パターンとを設けた半導体装置の製造方法。

【請求項 9】

第 1 方向に延在する第 1 パターンと、該第 1 パターンと同一幅を有し、前記第 1 方向と直交する第 2 方向に延在する第 2 パターンとを有する半導体装置の製造方法であって、直線偏光光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程と、

前記レジスト膜をパターンニングする工程と、

パターンニングされた前記レジスト膜を用いてパターンを形成する工程とを備え、

前記第 1 パターンを形成するための第 1 マスクパターンとして、前記第 1 パターンに対応する第 1 主パターンと前記第 1 主パターンの両側に該第 1 主パターンよりも幅が小さい第 1 補助パターンとを設け、

前記第 2 パターンを形成するための第 2 マスクパターンとして、前記第 2 パターンに対応する第 2 主パターンと前記第 2 主パターンの両側に該第 2 主パターンよりも幅が小さい第 2 補助パターンとを設け、

前記第 2 補助パターンの幅が前記第 1 補助パターンの幅よりも大きい半導体装置の製造方法。

【請求項 10】

ホールパターンを有する半導体装置の製造方法であって、

直線偏光光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程と、

前記レジスト膜をパターンニングする工程と、

パターンニングされた前記レジスト膜を用いてパターンを形成する工程とを備え、

前記ホールパターンを形成するためのマスクパターンにおいて、前記直線偏光光の偏光方向に平行な第 1 方向の開口幅を該第 1 方向に直交する第 2 方向の開口幅よりも広くした半導体装置の製造方法。

【請求項 11】

前記マスクパターンにハーフトーン領域を設けた、請求項 10 に記載の半導体装置の製造方法。

【請求項 12】

照明装置とマスクと投影レンズとを用い、前記照明装置からの照明光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程を備え、

前記照明光として、前記マスクパターンの延在方向に平行な第 1 方向に偏光する第 1 直線偏光光と、前記第 1 方向に直交する第 2 方向に偏光する第 2 直線偏光光とを組み合わせで用いる半導体装置の製造方法。

【請求項 13】

前記第 2 直線偏光光の振幅を、前記第 1 直線偏光光の振幅の 2 パーセント以上 20 パーセント以下とした、請求項 12 に記載の半導体装置の製造方法。

【請求項 14】

直線偏光光を用いてウエハ上にパターンを形成するためのマスクパターンを規定するマ

スクパターンデータ作成方法であって、

前記直線偏光光の偏光方向に平行な第 1 方向と、該第 1 方向と直交する第 2 方向とにおいて互いに寸法補正量を異ならせたマスクパターンデータ作成方法。

【書類名】明細書

【発明の名称】半導体装置の製造方法およびマスクパターンデータ作成方法

【技術分野】

【0001】

本発明は、半導体装置の製造方法およびマスクパターンデータ作成方法に関し、特に、直線偏光光によるリソグラフィ技術を用いる半導体装置の製造方法およびマスクパターンデータ作成方法に関する。

【背景技術】

【0002】

半導体集積回路装置の製造においては、微細パターンを半導体ウエハ上に転写する方法としてリソグラフィ技術が用いられる。リソグラフィ技術においては、おもに投影露光装置が用いられ、投影露光装置に装着したフォトマスクのパターンを半導体ウエハ上に転写してデバイスパターンを形成する。

【0003】

近年、デバイスの高集積化、およびデバイス動作速度向上の要請に応えるため、パターンの微細化が進められている。このような背景の下、露光装置の開口数 (NA: Numerical Aperture) を上げて解像度を向上させることが従来から行なわれている。

【0004】

また、より実効的なNAを向上させる方法として、液浸と呼ばれる露光方法も検討されている。液浸露光法はレンズと焼付け対象の試料となるレジスト面との間を液体で満たしてその空間の屈折率を上げ、実効的なNAを向上させる（別の観点では、露光光の実効的な波長を短くする）露光法である。液浸に関する技術については、たとえば、後述する非特許文献1に記載されている。

【0005】

このように、実効的な開口数を上げて、パターンのコントラスト（解像度）を向上させる要請がますます高まっている。現状では、上記NAが0.9以上のものがすでに試作されている。また、液浸との組み合わせによって、換算上のNAが1.3程度になる露光装置についても計画されている。このような超高開口数の露光装置においては、露光光の偏光方向により、転写パターンのコントラストが大きく変化することが知られている。

【0006】

一般に、パターンの延在方向に沿った偏光光（以下、S偏光光と称する場合がある。）による露光では高いコントラストが得られ、無偏光光による露光では解像度が低くなり、パターンの延在方向に垂直な偏光光（以下、P偏光光と称する場合がある。）による露光では解像度がさらに低くなることが知られている。このことは、たとえば、特開平6-275493号公報（従来例1）、特開平5-90128号公報（従来例2）、特開平6-140306号公報（従来例3）などに記載されている。

【特許文献1】特開平6-275493号公報

【特許文献2】特開平5-90128号公報

【特許文献3】特開平6-140306号公報

【非特許文献1】”液浸露光技術”、[online]、(株)ニコン、[平成16年2月19日検索]、インターネット<URL: <http://www.nikon.co.jp/main/jpn/profile/technology/immersion/>>

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記のような半導体装置の製造方法においては、以下のような問題があった。

【0008】

上述したとおり、露光光の偏光方向によって、形成されるパターンコントラストが変化する。液浸技術などの採用により開口数（NA）が向上するにつれて、この偏光依存性はますます高まる。この結果、露光光の偏光方向がパターン形状などに影響を及ぼし、所望のパターン形状を安定して得ることができない場合がある。

【0009】

これに対し、従来例 1, 2 においては、一方向にのみ延在するパターンを想定した露光方法が開示されている。また、従来例 3 においては、直交する 2 方向のパターンを形成するためのマスクを別個に形成する露光方法が開示されているが、パターン方向別に寸法補正量を変化させるという思想は開示されていない。このように、本発明と従来例 1～3 とは前提および構成が全く異なる。

【0010】

本発明は、上記のような問題に鑑みてなされたものであり、本発明の目的は、ウエハ上に形成されるパターン形状を安定させることが可能な半導体装置の製造方法、マスクパターンデータ作成方法を提供することにある。

【課題を解決するための手段】

【0011】

本発明に係る半導体装置の製造方法は、第 1 方向に延在する第 1 パターンと、該第 1 パターンと同一形状を有し、第 1 方向と直交する第 2 方向に延在する第 2 パターンとを有する半導体装置の製造方法であって、直線偏光照明を用い、前記第 1 パターン形成用の第 1 マスクパターンと前記第 2 パターン形成用の第 2 マスクパターンとを含むマスクパターンに従って露光を行なう工程と、露光後にマスクパターンに従った形状の前記第 1 と第 2 パターンを形成する工程とを備え、第 1 と第 2 マスクパターンの形状を互いに異ならせている。

【0012】

本発明に係るマスクパターンデータ作成方法は、直線偏光光を用いてウエハ上にパターンを形成するためのマスクパターンを規定するマスクパターンデータ作成方法であって、直線偏光光の偏光方向に平行な第 1 方向と、該第 1 方向と直交する第 2 方向とにおいて互いに寸法補正量を異ならせている。

【発明の効果】

【0013】

本発明によれば、露光によりウエハ上に形成されるパターンの形状を安定させることができる。

【発明を実施するための最良の形態】

【0014】

以下に、本発明に基づく半導体装置の製造方法およびマスクパターンデータ作成方法の実施の形態について、図 1 から図 21 を用いて説明する。

【0015】

（実施の形態 1）

図 1 は、本発明の実施の形態 1 に係る半導体装置を示した上面図である。

【0016】

本実施の形態に係る半導体装置は、不揮発性半導体記憶装置の一例であるフラッシュメモリである。なお、本実施の形態においては、本発明の適用例として上記フラッシュメモリに関する説明を行なうが、本願発明の適用範囲はフラッシュメモリに限定されるものではなく、任意の半導体装置に適用可能である。

【0017】

図 1 を参照して、フラッシュメモリ（半導体装置）は、メモリマト部 10 と周辺回路部 11 とを備える。

【0018】

図 2 は、メモリマト部 10 のゲート配線パターンの一例を示した図である。

【0019】

図2を参照して、ゲート配線パターンは、メモリセル上に形成されたラインアンドスペースパターン13とコンタクトパッドに接続される引き出し線部12とを含む。

【0020】

ラインアンドスペースパターン13は、フラッシュメモリの中で最も密度が高い微細パターンである。なお、ラインアンドスペースパターン13のチップ面積全体に占める割合は約50%以上であるので、ラインアンドスペースパターン13のピッチを狭めることで、効率的にチップ面積を縮小する効果（チップシュリンク効果）が得られる。

【0021】

したがって、ラインアンドスペースパターン13の延在方向に対して平行な方向に偏光する直線偏光光（ラインアンドスペースパターン13に対してS偏光光となる直線偏光光）を用いて露光工程が施される。これにより、ラインアンドスペースパターン13の解像度を高め、ラインアンドスペースパターン13のピッチを狭めることができる。

【0022】

上記直線偏光は、直線偏光照明を用いることで得られる。図15は、本実施の形態に係る半導体装置の製造方法を実現する直線偏光照明を含めた半導体製造装置の一例を示した図である。

【0023】

図15を参照して、光源1の背面にはミラー2が備えられる。光源1から発せられた光は、フライアイレンズ3を通過することで均一化され、偏光板4を通過することで、所定の方向に偏光する直線偏光光となる。本実施の形態においては、ウエハ9上の微細パターン6（たとえばラインアンドスペースパターン13など）および該パターン6を形成するためのマスクパターン5の延在方向に沿って偏光する直線偏光光（S偏光光）が生じる。

【0024】

偏光板4からの直線偏光光は、フォトマスク7に達する。フォトマスク7上には、上述したマスクパターン5が形成されている。フォトマスク7を通過した直線偏光光は、対物レンズ8（投影レンズ）を介してウエハ9上に達する。この結果、マスクパターン5がウエハ9上に形成されたレジスト膜上に転写されることになる。

【0025】

図15に示す露光装置においては、露光波長を193nm、レンズNAを0.92として、大気中露光を行なっている。ただし、これらの条件は一例であり、レンズのNAを向上させたり、液浸技術を用いたりして、さらにピッチの狭いパターン6の形成を可能とすることは、当然に予定されている。たとえば、エキシマレーザを用いて露光波長を157nmにすることができる。

【0026】

ウエハ上に配線パターンを形成する一般的な工程について、図18～図21を用いて説明する。

【0027】

図18に示すように、絶縁層121および導電層122が形成されたウエハ120上にレジスト膜123を形成する（図21中のステップ130）。

【0028】

次に、マスクパターンを用いて露光を行なう（図21中のステップ131）。その後、現像処理を施すことにより、図19に示すように、マスクパターンに対応したレジストパターン123Aが形成される。

【0029】

さらに、レジストパターン123Aをマスクとして、エッチングを施すことにより、図20に示すように、ウエハ120上に絶縁膜121Aを介して配線パターン122Aが形成される。その後、レジストパターン123Aを除去する（以上、図21中のステップ132）。

【0030】

次に、上述した露光工程において用いるフォトマスクのマスクパターンデータの作成方

法について説明する。

【0031】

一般的に、マスクパターン形成時には、該マスクパターンのウエハ転写時の変形量（パターン変形量）を予め見込んで、その変形を補正したマスクパターンを形成しておく手法（OPC: Optical Proximity Correction）が用いられる。このとき補正される寸法を、寸法補正量と称する。

【0032】

露光光として無偏光（ランダム偏光）光を用いる場合、縦方向と横方向との間で寸法補正量に差異は設けない。しかし、露光光として直線偏光光を用いる場合、形成されるパターンの解像度が縦方向と横方向とで異なるため、同一寸法のマスクパターンに従って形成されるパターンの寸法が、縦方向と横方向とで異なるという問題が生じる。

【0033】

これに対し、本実施の形態に係るマスクパターンデータ作成方法においては、露光に用いる直線偏光光の偏光方向に平行な縦方向（第1方向）と、縦方向に対して直交する横方向（第2方向）とにおいて互いに寸法補正量を異ならせている。

【0034】

これにより、露光光の偏光方向に依らずに安定した形状のパターンを得ることができる。

【0035】

図16は、本実施の形態に係るマスクパターンデータ作成方法の手順を示す図である。

【0036】

図16を参照して、ウエハ上に形成されるパターンに関するデータ（設計パターンデータ）と、露光に用いる直線偏光光の偏光方向に関するデータ（偏光方向データ）と、その他の露光条件（開口数（NA）、照明のコヒーレンシ（ σ ））と、レジストに関する情報（レジストおよび現像パラメータ）とが入力される（図16中のステップ61）。

【0037】

次に、設計パターンデータと偏光方向データと露光条件とから光学像が計算される（図16中のステップ62）。ここで、偏光方向と個々の設計パターンの方向との関係が参照される。

【0038】

算出された光学像と上述したレジスト（および現像）パラメータとから、転写像が計算される（図16中のステップ63）。

【0039】

上記転写像から、フォトマスク上に形成されるマスクパターンデータが得られる（図16中のステップ64）。そして、算出されたマスクパターンデータが出力される（図16中のステップ65）。

【0040】

図17は、図16に示すマスクパターンデータ作成方法の手順の変形例を示す図である。

【0041】

図17を参照して、この変形例においては、入力された設計パターンデータにおける最も微細なパターン（微細密集パターン）を自動で抽出し（図17中のステップ61A）、その抽出結果に基づいて、露光に用いる直線偏光光の偏光方向を規定する（図17中のステップ61B）。この結果、上述した偏光方向データは自動で得られるので、該データを入力する必要はない。

【0042】

ここで、直線偏光光の偏光方向は、微細密集パターンの延在方向に平行な方向として規定される。これにより、設計パターンにおける最も微細なパターンを、該パターンに対してS偏光光となる直線偏光光を用いてパターンニングすることができる。この結果、微細密集パターンの解像度を向上させ、チップ面積を効果的に縮小することができる。

【0043】

なお、上述したマスクパターンデータ作成方法における各ステップ61～65を実現するEDA (Electronic Design Automation) プログラムを作成することは、当初から予定されている。

【0044】

次に、上述したマスクパターンデータ作成方法によって得られるマスクパターンとその効果について説明する。

【0045】

図3は、上述したフラッシュメモリ（半導体装置）の周辺回路部11におけるゲート配線パターンの一例を示した図である。なお、図3(a)，(b)に示される配線パターンの形状は同一のものであり、図3(a)に示す配線パターンを90°回転させると、図3(b)に示す配線パターンが得られる。

【0046】

図3を参照して、周辺回路部11における配線パターン14，15は、上述したメモリマット部10におけるラインアンドスペースパターン13に比べて、パターン間のピッチが大きい。具体的には、たとえば、ラインアンドスペースパターン13のパターン幅が60nm程度、パターンピッチが120nm程度であるのに対し、配線パターン14，15のパターンピッチは、最も狭いところでも240nm程度である。

【0047】

配線パターン14（第1パターン）は縦方向（第1方向）に延在し、配線パターン15（第2パターン）は横方向（第2方向）に延在している。配線パターン14，15の幅(W0)は、互いに等しい。

【0048】

ラインアンドスペースパターン13および配線パターン14，15は、同一の直線偏光光による同一の露光工程を経て形成される。ここで、露光に用いられる直線偏光光の偏光方向は、ラインアンドスペースパターン13の延在方向と平行になるように規定される。結果として、偏光方向は配線パターン14の延在方向（図3中の上下方向）と平行になる。すなわち、上記直線偏光光は、配線パターン14に対してはS偏光（TE (Transverse Electric) 波）光となり、配線パターン15に対してはP偏光（TM (Transverse Magnetic) 波）光となる。

【0049】

上述したとおり、P偏光光により転写されたパターンよりも、S偏光光により転写されたパターンの方が解像度が高い。したがって、同一形状のマスクパターンを用いて配線パターン14，15を形成した場合、その寸法に3nm程度の差が生じる。

【0050】

図4(a)，(b)は、図3(a)，(b)に示す配線パターン14，15を形成するためのマスクパターン16，17を示した図である。

【0051】

図4を参照して、S偏光光により形成される配線パターン14に対応するマスクパターン16（第1マスクパターン）の幅(W1)を、P偏光光により形成される配線パターン15に対応するマスクパターン17（第2マスクパターン）の幅(W2)よりも大きくしている。なお、図4(a)において、マスクパターン17と同形状のパターンが、マスクパターン18としてマスクパターン16内に破線で描かれている。図4(a)におけるマスクパターン16，18の横方向の寸法差は16nmである。また、図4(a)において、マスクパターン16，18に縦方向の寸法差はない。

【0052】

上述したとおり、S偏光光により形成される配線パターン14は、P偏光光により形成される配線パターン15よりも高い解像度を有するため、配線パターン14，15の形成において同形状のマスクパターンを用いた場合、配線パターン14の幅は配線パターン15の幅よりも小さくなる。これに対し、マスクパターンについて上記寸法補正を行なうこ

とにより、配線パターン14の幅を大きくすることができ、結果として、ウエハ上に形成される配線パターン14, 15の配線幅(W0)を互いに等しくすることができる。

【0053】

なお、配線パターン14, 15の配線ピッチは、ラインアンドスペースパターン13の配線ピッチに比べて大きいので、P偏光光により形成される配線パターン15についても十分に解像される。また、配線パターン14はS偏光光により形成され、焦点深度(DOF: Depth Of Focus)などに比較的余裕があるので、マスクパターン16の幅をマスクパターン17の幅よりも大きくしても、配線パターン14は十分に解像される。

【0054】

このように、配線パターンの延在方向と偏光方向との関係に応じてマスクパターンの寸法補正量を変化させることにより、メモリマツト部において微細ピッチのゲート配線パターンを形成しながら、周辺回路部の縦方向(第1方向)と横方向(第2方向)とで寸法差のない、設計に忠実なゲートパターンの形成が可能となった。

【0055】

上記と同様の思想で寸法補正を施したマスクパターンの他の例について説明する。

【0056】

図5(a), (b)は、上述したフラッシュメモリの周辺回路部における密集パターンを形成するためのマスクパターン19, 20を示した図である。

【0057】

図5を参照して、S偏光光により形成される配線パターンに対応するマスクパターン19(第1マスクパターン)の幅(W1)を、P偏光光により形成される配線パターンに対応するマスクパターン20(第2マスクパターン)の幅(W2)よりも大きくしている。なお、図5(a)において、マスクパターン20と同形状のパターンが、マスクパターン21としてマスクパターン19内に破線で描かれている。

【0058】

このように、縦方向と横方向とでマスクパターンの寸法補正量を異ならせることで、周辺回路部における密集パターンにおいても縦横差のない、設計に忠実なパターン形成を行なうことができた。

【0059】

図6(a), (b), (c), (d)は、上述したフラッシュメモリの周辺回路部における孤立パターンを形成するためのマスクパターンを示した図である。なお、図6(a), (b)は、無偏光光を用いて孤立パターンを形成する際に用いるマスクパターンであり、図6(c), (d)は、直線偏光光を用いて孤立パターンを形成する際に用いるマスクパターンを示す。

【0060】

図6(a), (b)を参照して、それぞれ縦方向(第1方向)と横方向(第2方向)とに延在するL形の設計パターン101, 102(破線)は、同一の形状を有する。設計パターン101, 102を形成するためのマスクパターン103, 104は、メイン部105, 106と飛出し部107, 108と、コーナ部の内側にインナセリフ部109, 110(第1と第2凹部)と、コーナ部の外側にセリフ部111, 112(第1と第2凸部)とを有する。ここで、設計パターン101, 102は、無偏光光を用いた露光工程を経て形成されるので、設計パターン101, 102を形成するためのマスクパターン103, 104の形状は同一である。

【0061】

図6(c), (d)を参照して、S偏光光により形成される配線パターンに対応するマスクパターン114(第1マスクパターン)の幅(W1)を、P偏光光により形成される配線パターンに対応するマスクパターン113(第2マスクパターン)の幅(W2)よりも大きくしている。なお、図6(d)において、マスクパターン113と同形状のパターンが、マスクパターン114内に破線で描かれている。

【0062】

図6(c), (d)に示すように、横方向に延在するマスクパターン113と縦方向に延在するマスクパターン114とでは、メイン部115A, 115Bの線幅、飛出し部116A, 116Bの飛出し量、インナーセリフ部117A, 117B(第1と第2凹部)の形状およびセリフ部118A, 118B(第1と第2凸部)の形状が互いに異なる。これにより、縦方向と横方向とで同形状を有する設計パターンが形成される。

【0063】

このように、縦方向と横方向とでマスクパターンの寸法補正量を異ならせることで、孤立パターンにおいても縦横差のない、設計に忠実なパターン形成を行なうことができた。一方、寸法補正量に差を設けずに直線偏光光を用いて露光した場合は、縦横で3nm程度の寸法差が生じた。

【0064】

図7(a), (b)は、上述したフラッシュメモリの周辺回路部における突合せパターンを形成するためのマスクパターンを示した図である。

【0065】

図7を参照して、横方向(第2方向)の突合せパターン形成用のマスクパターンは、主パターン22とハンマヘッド23とを有し、縦方向(第1方向)の突合せパターン形成用のマスクパターンは、主パターン24とハンマヘッド25とを有する。ここで、S偏光光により形成される配線パターンに対応する主パターン24(第1マスクパターン)の幅(W1)を、P偏光光により形成される配線パターンに対応する主パターン22(第2マスクパターン)の幅(W2)よりも大きくしている。なお、主パターンの幅と同様に、ハンマヘッド25の幅をハンマヘッド23の幅よりも大きくした。さらに、ハンマヘッド25(第1マスクパターン)の厚みを大きくし、その間隔(W3)をハンマヘッド23(第2マスクパターン)の間隔(W4)よりも小さくしている。

【0066】

このように、縦方向と横方向とでマスクパターンの寸法補正量を異ならせることで、周辺回路部における突合せパターンにおいても縦横差がなく、設計に忠実な、かつ、突合せ間隔の小さいパターン形成を行なうことができた。

【0067】

本実施の形態に係る半導体装置の製造方法について要約すると、以下のようになる。

【0068】

本実施の形態に係る半導体装置の製造方法は、1つの局面では、縦方向(第1方向)に延在する第1パターン(たとえば図3中の配線パターン14など)と、第1パターンと同一形状を有し、縦方向と直交する横方向(第2方向)に延在する第2パターン(たとえば図3中の配線パターン15など)とを有する半導体装置の製造方法であって、直線偏光照明を用い、第1パターン形成用の第1マスクパターン(たとえば図4中のマスクパターン16など)と第2パターン形成用の第2マスクパターン(たとえば図4中のマスクパターン17など)を含むマスクパターンに従って露光を行なう工程と、露光後にマスクパターンに従った形状の第1と第2パターン(たとえば図3中の配線パターン14, 15など)を形成する工程とを備え、第1と第2マスクパターン(たとえば図4中のマスクパターン16, 17など)の形状を互いに異ならせている。別の観点では、マスクパターンの寸法補正量を縦方向と横方向とで互いに異ならせているといえる。

【0069】

また、他の局面では、上記第1と第2パターンが同一幅を有するのに対し、第1と第2マスクパターンが異なる幅を有する。

【0070】

ここで、直線偏光の偏光方向が縦方向である場合に、縦方向に延在するマスクパターン(第1マスクパターン)の幅を、横方向に延在するマスクパターン(第2マスクパターン)の幅よりも広くしている。

【0071】

第1と第2パターンの一例として、L形状を有する設計パターン101, 102 (第1と第2パターン) が考えられる。設計パターン101, 102に対応するマスクパターン113, 114は、コーナ部113A, 114Aを有する。コーナ部113A, 114Aの内側にはインナセリフ部117A, 117B (第1と第2凹部) が設けられ、コーナ部の外側にセリフ部118A, 118B (第1と第2凸部) が設けられる。縦方向 (第1方向) に延在するマスクパターン113と、横方向 (第2方向) に延在するマスクパターン114との間で、インナセリフ部117A, 117Bおよびセリフ部118A, 118Bの形状が互いに異なる。

【0072】

第1と第2パターンは、たとえばゲート配線パターンであってもよいし、密集パターンであってもよいし、孤立パターンであってもよいし、さらには、突合せパターンであってもよい。

【0073】

本実施の形態に係る半導体装置は、メモリセル部と周辺回路部とを有する。上述した思想は、メモリセル部において実現されてもよいし、周辺回路部において実現されてもよい。

【0074】

本実施の形態においては、上述した思想により、縦／横方向間の寸法差が抑制された、設計に忠実なパターン形成を行なうことができる。

【0075】

(実施の形態2)

図8(a), (b)は、実施の形態2に係るフラッシュメモリ (半導体装置) における配線パターンを形成するためのマスクパターンを示した図である。

【0076】

図8を参照して、S偏光光により形成される配線パターンに対応する縦方向の主パターン26 (第1主パターン) の幅と、P偏光光により形成される配線パターンに対応する横方向の主パターン26A (第2主パターン) の幅とは同一 (W1) である。ただし、横方向の主パターン26Aの両側には、それ自体は解像しない補助パターン27 (ダミーパターン) が設けられている。

【0077】

具体的には、主パターン26, 26Aの幅 (W1) をマスク上で240nm (ウエハ換算で60nm) とした。補助パターン27がない場合には、主パターン26, 26Aに従って形成される縦方向の配線パターンと横方向の配線パターンとで2nm程度の寸法差が生じた。一方、マスク上に補助パターン27を配置した場合は、縦／横パターン間で寸法差も形状差もない配線パターンを形成することができた。なお、補助パターン27の線幅 (b1) はマスク上で50nm程度である。

【0078】

図9(a), (b)は、図8(a), (b)に示すマスクパターンの変形例を示した図である。

【0079】

図9を参照して、S偏光光により形成される配線パターンに対応する縦方向の主パターン28 (第1主パターン) の幅と、P偏光光により形成される配線パターンに対応する横方向の主パターン30 (第2主パターン) の幅とは同一 (W1) である。また、縦方向の主パターン28の両側には、それ自体は解像しない補助パターン29が設けられ、横方向の主パターン26Aの両側には、それ自体は解像しない補助パターン31が設けられている。

【0080】

具体的には、主パターン28, 30の幅 (W1) をマスク上で200nm (ウエハ換算で50nm) とした。また、補助パターン29の線幅 (b2) はマスク上で35nm程度とし、補助パターン31の線幅 (b3) はマスク上で60nm程度とした。補助パターン

29, 31と主パターン28, 30との間隔は、縦方向と横方向とで同一とした。これにより、縦／横パターン間で寸法差も形状差もない配線パターンを形成することができた。

【0081】

本実施の形態に係る半導体装置の製造方法について要約すると、以下のようになる。

【0082】

本実施の形態に係る半導体装置の製造方法は、縦方向（第1方向）に延在する配線パターン（第1パターン）と、第1パターンと同一幅を有し、縦方向と直交する横方向（第2方向）に延在する配線パターン（第2パターン）とを有する半導体装置の製造方法であって、直線偏光光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程と、レジスト膜をパターンニングする工程と、パターンニングされたレジスト膜を用いてパターンを形成する工程とを備え、直線偏光光の偏光方向は上記の縦方向（第1方向）と平行であり、第2パターンを形成するためのマスクパターンとして、第2パターンに対応する主パターン26Aと、主パターン26Aの両側に該主パターン26Aよりも幅が小さい（ $b1 < W1$ ）補助パターン27とを設けている。

【0083】

主パターン26Aの両側に補助パターン27を設けることにより、主パターン26Aによって形成され、横方向（P偏光方向）に延在する第2パターンの幅を抑制することができる。結果として、第2パターンの幅を縦方向（S偏光方向）に延在する第1パターンの幅と合わせることができ、縦横方向間の寸法差が抑制された、設計に忠実なパターン形成を行なうことができる。

【0084】

また、縦方向（S偏光方向）に延在する主パターン28（第1主パターン）の両側に補助パターン29（第1補助パターン）を設け、横方向（P偏光方向）に延在する主パターン30（第2主パターン）の両側に補助パターン31（第2補助パターン）を設け、補助パターン31の幅（ $b3$ ）を補助パターン29の幅（ $b2$ ）よりも大きくすることでも、上記と同様の効果を奏する。

【0085】

なお、本実施の形態において、実施の形態1と同様の事項については、詳細な説明は繰り返さない。

【0086】

（実施の形態3）

図10は、ウエハ上にホールパターンを形成するためのマスクパターンを示した上面図である。

【0087】

図10（a）は一般的なマスクパターンを示す。図10（a）において、マスクパターンはハーフトーンフィールド部32（ハーフトーン領域）と開口部33とを有する。開口部33は、正方形の形状を有する。このマスクパターンに無偏光光を照射することで、円形のホールパターンが形成される。

【0088】

これに対し、図10（b）は、本実施の形態に係る半導体装置の製造方法において用いるマスクパターンレイアウトを示す。図10（b）において、マスクパターンはハーフトーンフィールド部32（ハーフトーン領域）と開口部34とを有する。開口部34は、縦方向（第1方向）の開口幅（ $W2$ ）が横方向（第2方向）の開口幅（ $W1$ ）よりも広い長方形の形状を有する。このマスクパターンに縦方向に偏光する偏光光を照射することで、円形のホールパターンが形成される。なお、図10（b）において、長方形の縦横比は1.6程度であるが、この値は1.2以上2以下程度の範囲で変更が可能である。縦横比をこの範囲内に設定することにより、後述する異状転写を防止する効果を十分に確保しながら、形成されるホールパターンが楕円形状となることを防止することができる。なお、ハーフトーンフィールド部32を透過する光は開口部34を透過する光に比べて、位相が π だけずれるように調整されている。

【0089】

図11は、図10に示すマスクパターン複数配置した状態を示す図である。図11(a)においては、ハーフトーンフィールド部40に正方形の形状を有する開口部41が配置され、図11(b)においては、ハーフトーンフィールド部40に長方形の形状を有する開口部42が配置される。

【0090】

ところで、上述した実施の形態1においては、露光に用いる直線偏光光がS偏光照明となる方向(第1方向)のマスクパターンの線幅を、該直線偏光光がP偏光照明となる方向(第2方向)のマスクパターンの線幅よりも大きくすることにより、縦/横方向間で寸法差のないパターンを形成したが、本実施の形態においては、縦方向(第1方向)の開口幅を横方向(第2方向)の開口幅よりも大きくする、すなわち、露光に用いる直線偏光光がS偏光照明となる方向(第1方向)のハーフトーンフィールド部の幅を、該直線偏光光がP偏光照明となる方向(第2方向)のハーフトーンフィールド部の幅よりも小さくすることにより、円形のホールパターンを形成している。このように、本実施の形態に係るマスクパターンは、上述した実施の形態1と異なる特徴部分を有する。

【0091】

上記のように、本実施の形態において、実施の形態1と逆の寸法補正を行なったのは、ハーフトーン露光において解像度向上の阻害要因となっているサブピーク異状転写を防止するためである。サブピークとは開口部からの光回折により開口の周辺に生じる光強度の強いスポットのことで、周辺の開口からの回折光と干渉することによりそのスポット強度がより強くなり、異状転写像となって現れる現象のことである。

【0092】

図12は、図11に示すマスクパターンを用いて形成したウエハ上のパターンを示した図である。なお、図12(a)は、図11(a)に示すマスクパターンに無偏光光を照射することで形成されたパターンを示す図であり、図12(b)は、図11(b)に示すマスクパターンに縦方向(第1方向)に偏光する直線偏光光を照射することで形成されたパターンを示す図である。

【0093】

図12を参照して、レジスト43上にホール44、45が形成される。図12(a)においては、ホール44間に、サブピークによる異状転写パターン46が形成されている。一方、図12(b)においては、サブピークによる異状転写は観察されない。図12(b)においては、露光光として直線偏光を用い、かつ、その偏光方向の開口幅を相対的に大きくすることで、露光効率を改善し、開口部とフィールド部との相対的な露光比を小さくしたためである。

【0094】

なお、本実施の形態においては、ハーフトーンフィールド部の透過率を6%程度に設定したが、この透過率をより高くすることで、サブピークによる異状転写を防止する効果をより高めることができる。具体的には、上記透過率は、2%以上25%以下程度の範囲で変更可能である。

【0095】

本実施の形態に係る半導体装置の製造方法について要約すると以下ようになる。

【0096】

本実施の形態に係る半導体装置の製造方法は、ホール45(ホールパターン)を有する半導体装置の製造方法であって、直線偏光光によってマスク上に形成された開口部42を含むマスクパターンをウエハ上に形成されたレジスト43上に転写する工程と、レジスト43をパターニングする工程と、パターニングされたレジスト43を用いてパターンを形成する工程とを備え、ホール45を形成するための開口部42において、直線偏光光の偏光方向に平行な縦方向(第1方向)の開口幅(W2)を縦方向に直交する横方向(第2方向)の開口幅(W1)よりも広くしている。

【0097】

これにより、レジスト上にサブピークによる異状転写パターンが形成されるのを抑制することができる。

【0098】

なお、本実施の形態において、実施の形態1, 2と同様の事項については、詳細な説明は繰り返さない。

【0099】

(実施の形態4)

図13は、実施の形態4に係る半導体装置の製造方法における、基板50上に形成されたレジストパターン51, 52, 51A, 52Aを示した断面図である。また、図14は、該レジストパターンを示した上面図である。図13(a), (c)は、図14(a)中のA-A断面を示し、図13(b), (d)は、図14(b)中のB-B断面を示す。

【0100】

図13, 図14に示すレジストパターンは、パターン幅が70nm程度のラインアンドスペースパターンを形成するためのものである。このレジストパターンは、たとえば、露光波長が193nm、開口数(NA)が0.92の露光条件下で形成される。

【0101】

図13(a), (b)は、直線偏光光を用いて露光を行なった場合に形成されるレジストパターン51, 52を示す図である。なお、直線偏光光の偏光方向は、図14中の上下方向である。すなわち、図13(a)に示すレジストパターン51は、S偏光光により形成されたものであり、図13(b)に示すレジストパターン52は、P偏光光により形成されたものである。

【0102】

図13(a), (b)を参照して、S偏光光により形成されたレジストパターン51は、裾細りの断面形状を有する。一方、P偏光光により形成されたレジストパターン52は、矩形断面形状を有する。

【0103】

図13(c), (d)は、縦方向(第1方向)に偏光する直線偏光光(第1直線偏光光)に横方向(第2方向)に偏光する他の直線偏光光(第2直線偏光光)を組み合わせた偏光光を用いて露光を行なった場合に形成されるレジストパターン51A, 52Aを示す図である。なお、第1直線偏光光の偏光方向は、図14中の上下方向であり、第2直線偏光光の偏光方向は、図14中の左右方向である。また、第2直線偏光光の振幅は、第1直線偏光光の振幅の5%程度である。

【0104】

図13(c)を参照して、S偏光光とP偏光光とを組み合わせた偏光光によって露光することで、レジストパターン51Aの形状を矩形形状とすることができた。ここで、レジストパターン51Aの解像度としては、レジストパターン51とほぼ同程度の解像度を確保することができる。なお、レジストパターン52Aの形状は、レジストパターン52の形状と同形状となる。この結果、縦/横のレジストパターン(レジストパターン51A, 52A)の寸法差、形状差を小さくすることができる。

【0105】

ここで、第1と第2の直線偏光光の組み合わせの手法としては、それらを合成した楕円偏光光を照射する方法と、第1と第2直線偏光光を別々に照射する方法とが考えられる。すなわち、第1直線偏光光と第2直線偏光光との組み合わせとは、第1と第2直線偏光光を合成して楕円偏光光にすることと、第1と第2直線偏光光を別々に照射することを含む概念である。前者は露光が1回で完了するため、スループットが向上するという利点を有し、後者は露光光学系を簡便な装置で構成することができるので、偏光比率(第1と第2直線偏光光の振幅の比率)の制御がしやすくなるという利点を有する。

【0106】

また、本実施の形態においては、第2直線偏光光の振幅を第1直線偏光光の振幅の5%程度としたが、この値は2%以上20%以下程度(より好ましくは、3%以上10%以下

程度)の範囲で変更可能である。第1と第2直線偏光光の振幅の比率をこの範囲内に設定することにより、レジストパターンの解像度を十分に確保しながら、S偏光光によって転写形成されるレジストパターンの断面が裾細り形状となるのを抑制することができる。

【0107】

本実施の形態に係る半導体装置の製造方法について要約すると、以下のようになる。

【0108】

本実施の形態に係る半導体装置の製造方法は、照明装置とマスクと投影レンズとを用い、照明装置からの照明光によってマスク上に形成されたマスクパターンをウエハ上に形成されたレジスト膜上に転写する工程を備え、照明光として、マスクパターンの延在方向に平行な縦方向(第1方向)に偏光するS偏光光(第1直線偏光光)と、縦方向に直交する横方向(第2方向)に偏光するP偏光光(第2直線偏光光)とを組み合わせ用いている。

。

【0109】

なお、本実施の形態において、実施の形態1～3と同様の事項については、詳細な説明は繰り返さない。

【0110】

以上、本発明の実施の形態について説明したが、上述した各実施の形態の特徴部分を適宜組み合わせることは、当初から予定されている。また、今回開示された実施の形態は全ての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内での全ての変更が含まれることが意図される。

【図面の簡単な説明】

【0111】

【図1】本発明の実施の形態1に係る半導体装置の構成の概要を示した上面図である。

。

【図2】図1に示す半導体装置のメモリマット部におけるパターンレイアウトを示した上面図である。

【図3】本発明の実施の形態1に係る半導体装置における周辺回路部のゲート配線パターンレイアウトを示した上面図であり、(a)は縦方向ゲートパターンを示し、(b)は横方向ゲートパターンを示す。

【図4】図3に示す配線パターンを形成するためのマスクパターンを示した上面図であり、(a)は縦方向ゲートパターンを形成するための縦方向マスクパターンを示し、(b)は横方向ゲートパターンを形成するための横方向マスクパターンを示す。

【図5】本発明の実施の形態1に係る半導体装置における周辺回路部の密集配線パターンを形成するためのマスクパターンを示した上面図であり、(a)は縦方向密集パターンを形成するための縦方向マスクパターンを示し、(b)は横方向密集パターンを形成するための横方向マスクパターンを示す。

【図6】L形配線パターンを形成するためのマスクパターンを示した上面図であり、(a)、(b)は一般的なマスクパターンレイアウトを示し、(c)、(d)は本発明の実施の形態1に係る半導体装置の製造方法において用いるマスクパターンレイアウトを示す。

【図7】本発明の実施の形態1に係る半導体装置における突合せ配線パターンを形成するためのマスクパターンを示した上面図であり、(a)は縦方向突合せ配線パターンを形成するための縦方向マスクパターンを示し、(b)は横方向突合せ配線パターンを形成するための横方向マスクパターンを示す。

【図8】本発明の実施の形態2に係る半導体装置における配線パターンを形成するためのマスクパターンの1つの例を示した上面図であり、(a)は縦方向配線パターンを形成するための縦方向マスクパターンを示し、(b)は横方向配線パターンを形成するための横方向マスクパターンを示す。

【図9】本発明の実施の形態2に係る半導体装置における配線パターンを形成するた

めのマスクパターンの他の例を示した上面図であり、(a)は縦方向配線パターンを形成するための縦方向マスクパターンを示し、(b)は横方向配線パターンを形成するための横方向マスクパターンを示す。

【図10】ホールパターンを形成するためのマスクパターンを示した上面図であり、(a)は一般的なマスクパターンを示し、(b)は本発明の実施の形態3に係る半導体装置の製造方法において用いるマスクパターンレイアウトを示す。

【図11】図10に示すマスクパターンを集合させた状態を示す上面図であり、(a)は図10(a)に示すマスクパターンを集合させたものを示し、(b)は図10(b)に示すマスクパターンを集合させたものを示す。

【図12】図11に示すマスクパターンを用いて行なうパターン転写の結果を示す上面図であり、(a)は図11(a)に示すマスクパターンによるパターン転写結果を示し、(b)は図11(b)に示すマスクパターンによるパターン転写結果を示す。

【図13】本発明の実施の形態4に係る半導体装置の製造方法における、マスクパターン転写後のレジストパターンを示した断面図である。

【図14】本発明の実施の形態4に係る半導体装置の製造方法における、マスクパターン転写後のレジストパターンを示した上面図である。

【図15】半導体製造装置の構成の一例を示した図である。

【図16】本発明の実施の形態1に係るマスクパターンデータ作成方法のフローの1つの例を示した図である。

【図17】本発明の実施の形態1に係るマスクパターンデータ作成方法のフローの他の例を示した図である。

【図18】一般的な配線パターン形成工程における第1工程を示した図である。

【図19】一般的な配線パターン形成工程における第2工程を示した図である。

【図20】一般的な配線パターン形成工程における第3工程を示した図である。

【図21】一般的な配線パターン形成工程のフローを示した図である。

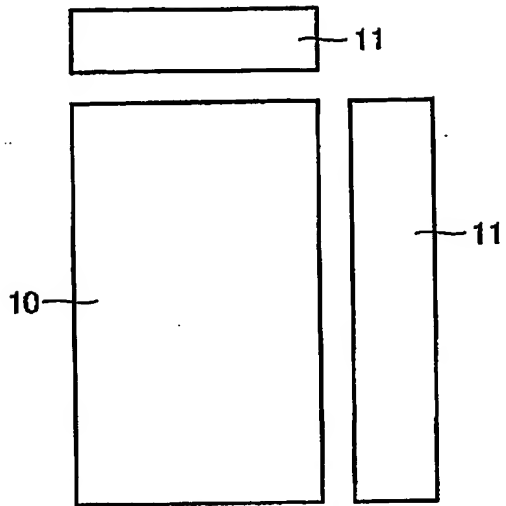
【符号の説明】

【0112】

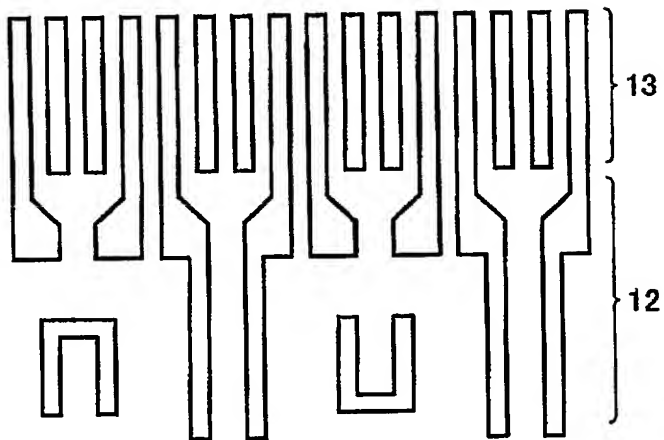
1 光源、2 ミラー、3 フライアイレンズ、4 偏光板、5 マスクパターン、6 微細パターン、7 フォトマスク、8 対物レンズ、9 ウエハ、10 メモリマツト部、11 周辺回路部、12 引き出し線部、13 ライアンドスペースパターン、14、15 配線パターン、16、17 マスクパターン、18 マスクパターン(寸法補正前)、19、20 マスクパターン、21 マスクパターン(寸法補正前)、22 主パターン(横方向)、23 ハンマヘッド(横方向)、24 主パターン(縦方向)、25 ハンマヘッド(縦方向)、26、26A 主パターン、27 補助パターン、28 主パターン(縦方向)、29 補助パターン(縦方向)、30 主パターン(横方向)、31 補助パターン(横方向)、32、40 ハーフトーンフィールド部、33、34 開口部、41、42 開口部、43 レジスト、44、45 ホール、46 異状転写パターン、50 基板、51、51A、52、52A レジストパターン、101、102 設計パターン、103、104 マスクパターン、105、106 メイン部、107、108 飛出し部、109、110 インナセリフ部(凹部)、111、112 セリフ部(凸部)、113、114 マスクパターン、113A、114A コーナ部、115A、115B メイン部、116A、116B 飛出し部、117A、117B インナセリフ部、118A、118B セリフ部、120 ウエハ、121 絶縁層、121A 絶縁膜、122 導電層、122A 配線パターン、123 レジスト膜、123A レジストパターン。

【書類名】図面

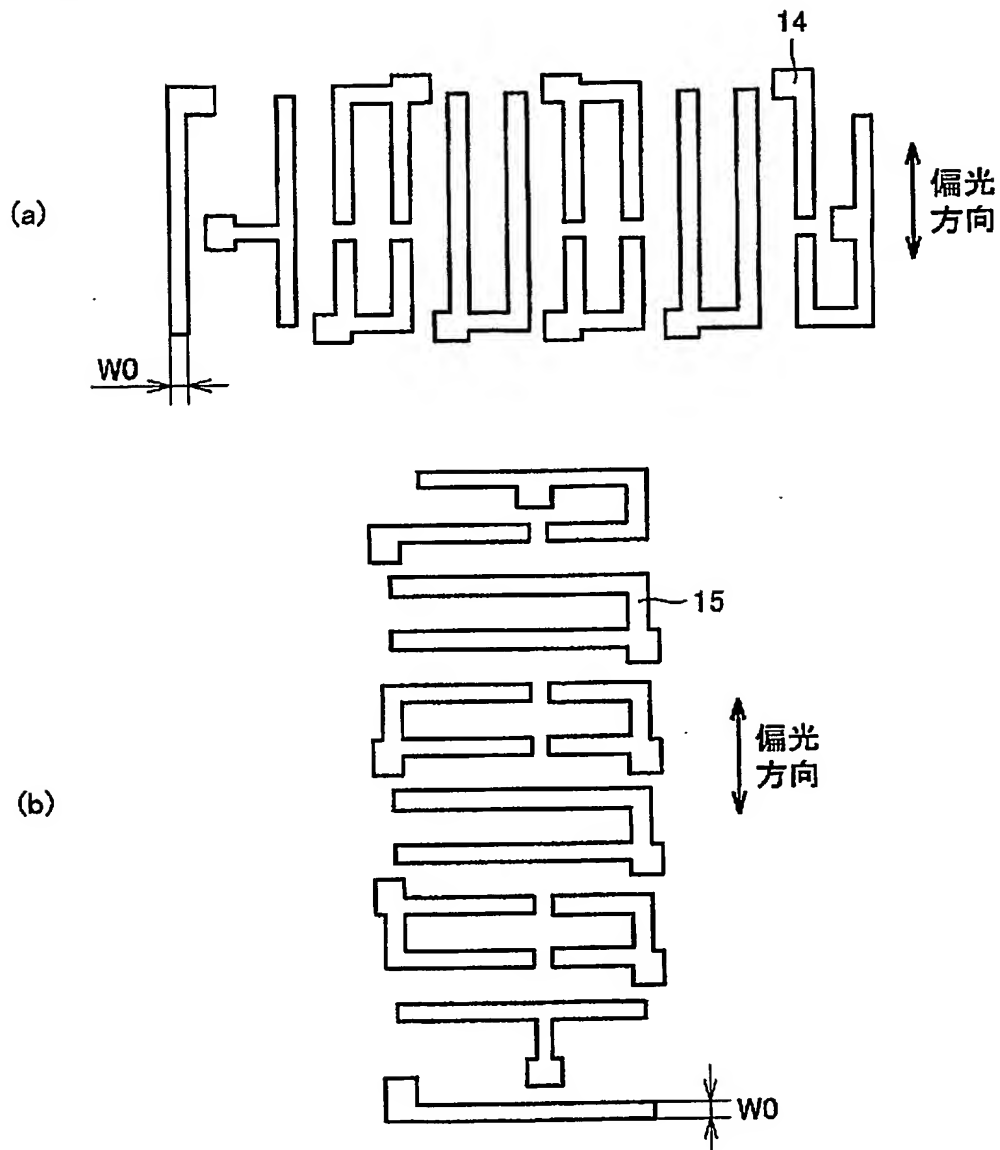
【図 1】



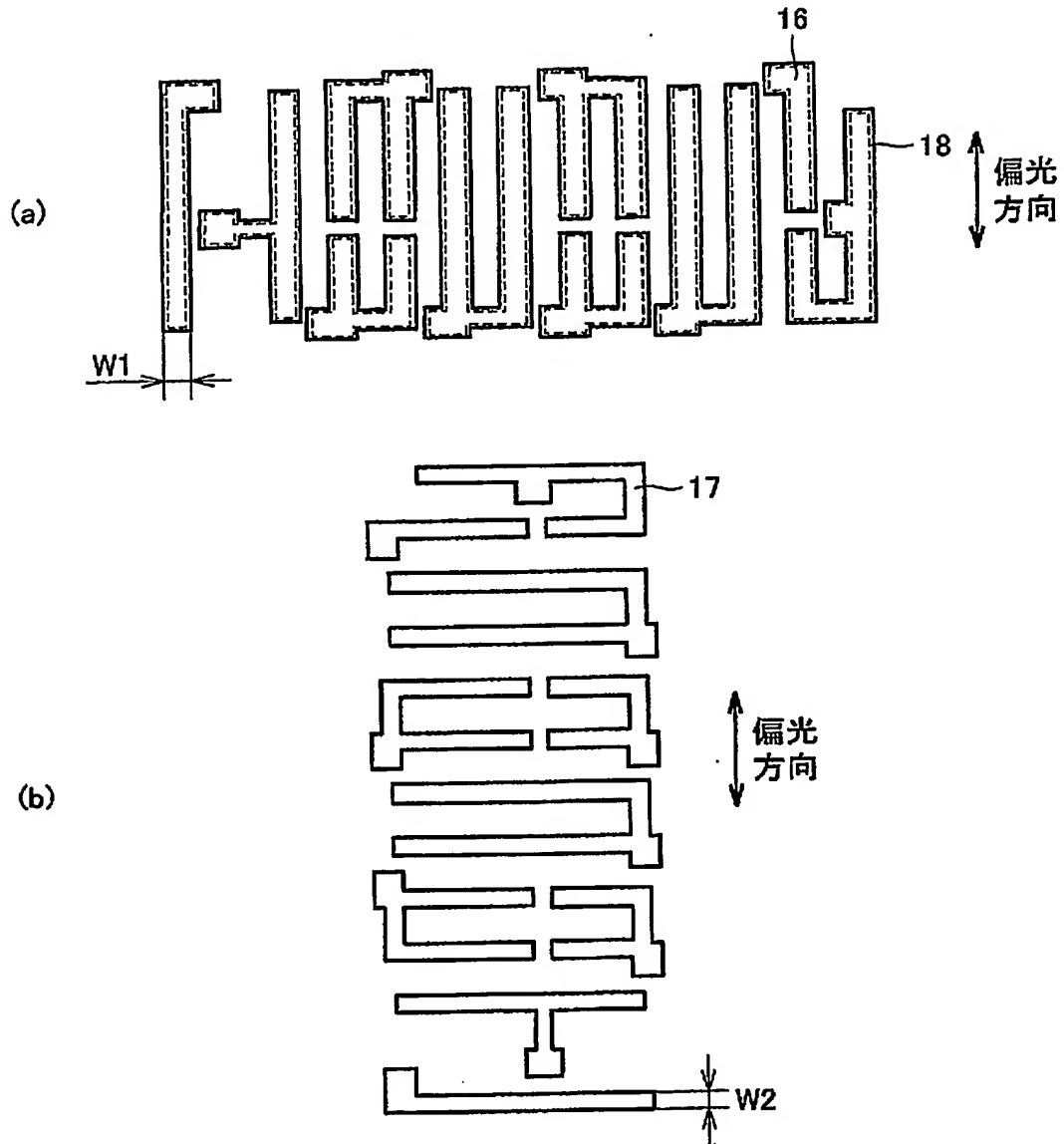
【図 2】



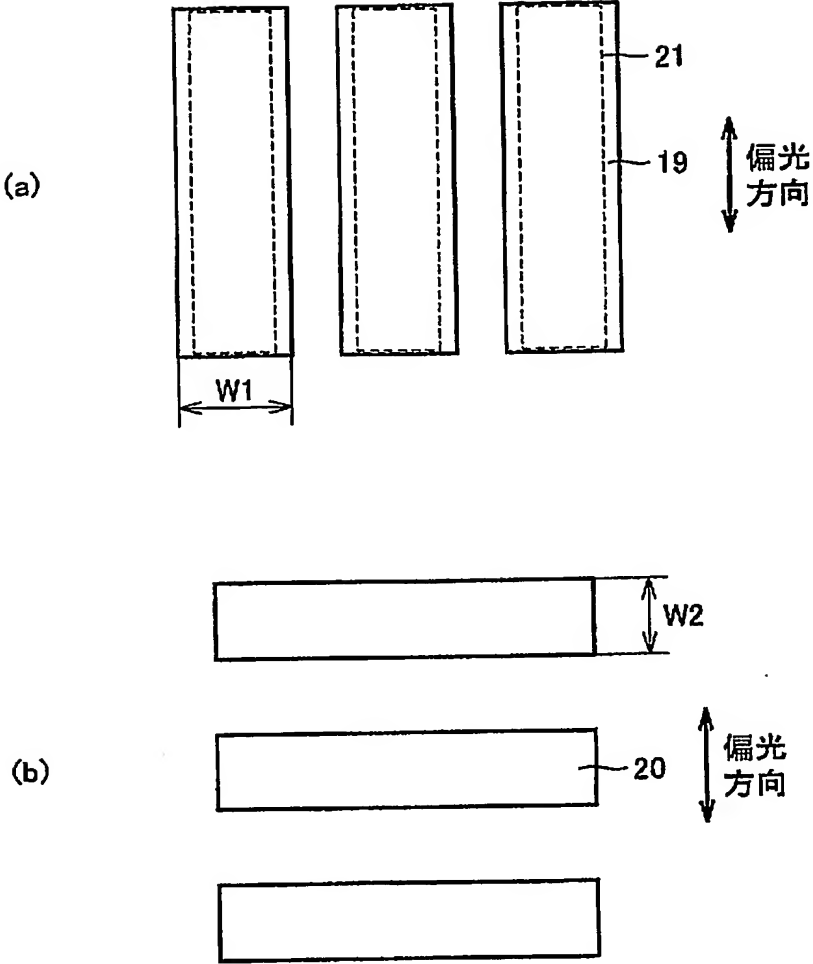
【図 3】



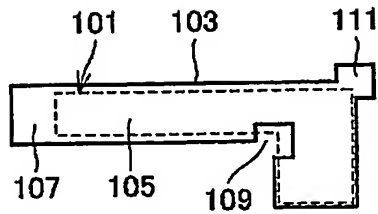
【図 4】



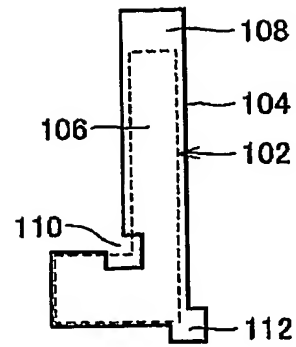
【図 5】



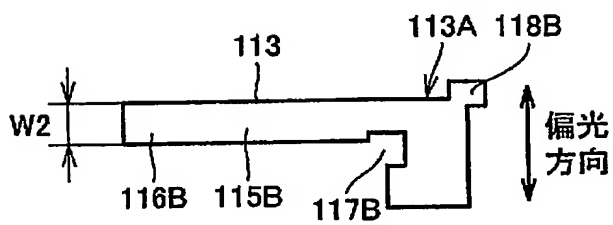
【図 6】



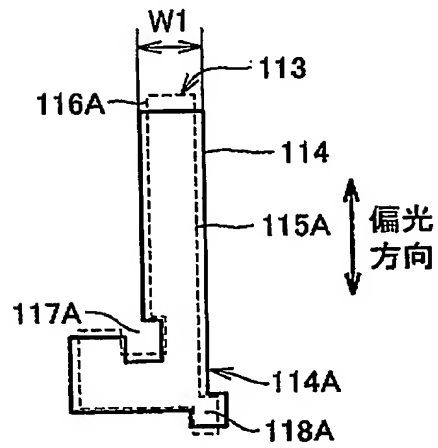
(a)



(b)

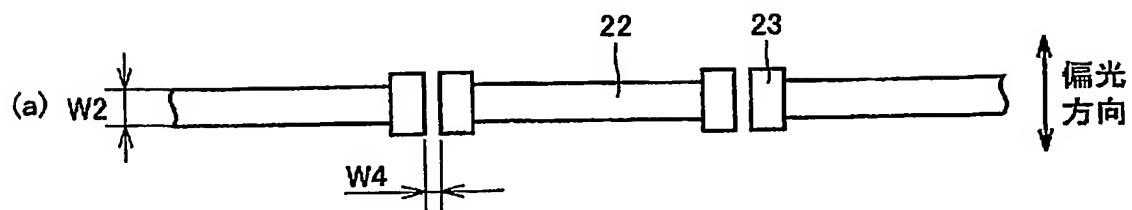


(c)

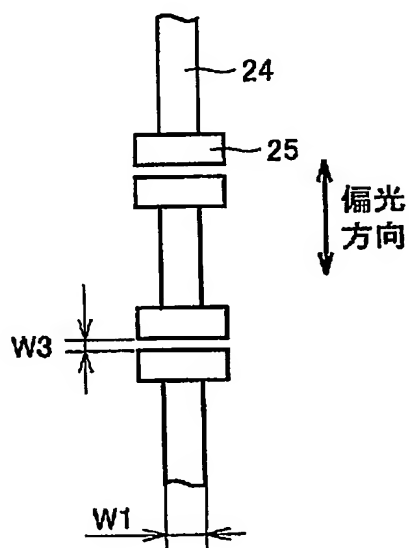


(d)

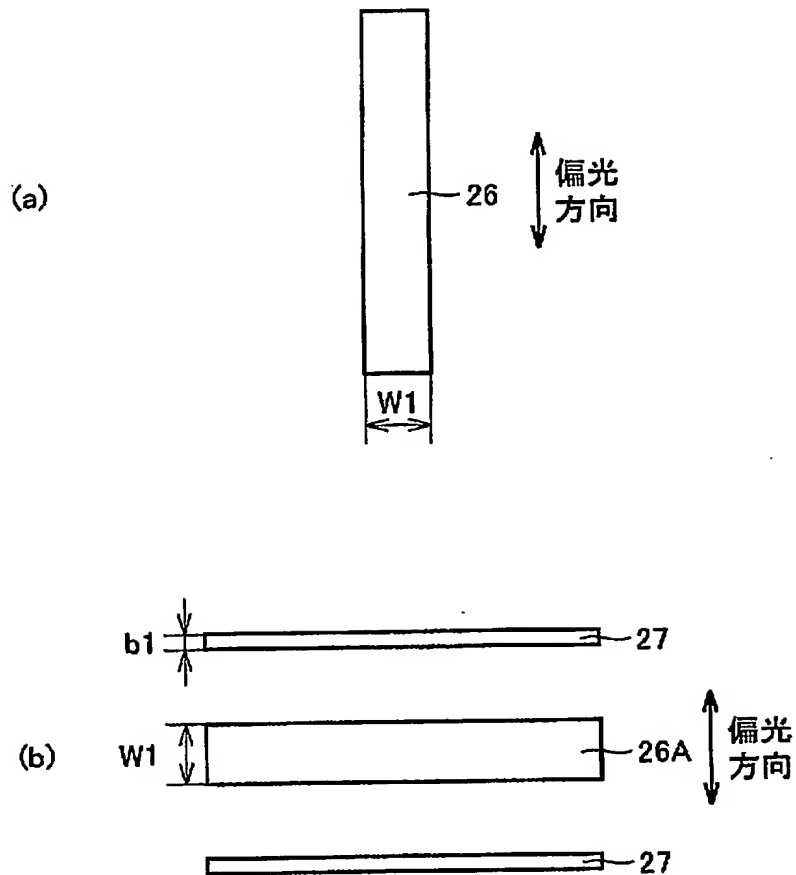
【図 7】



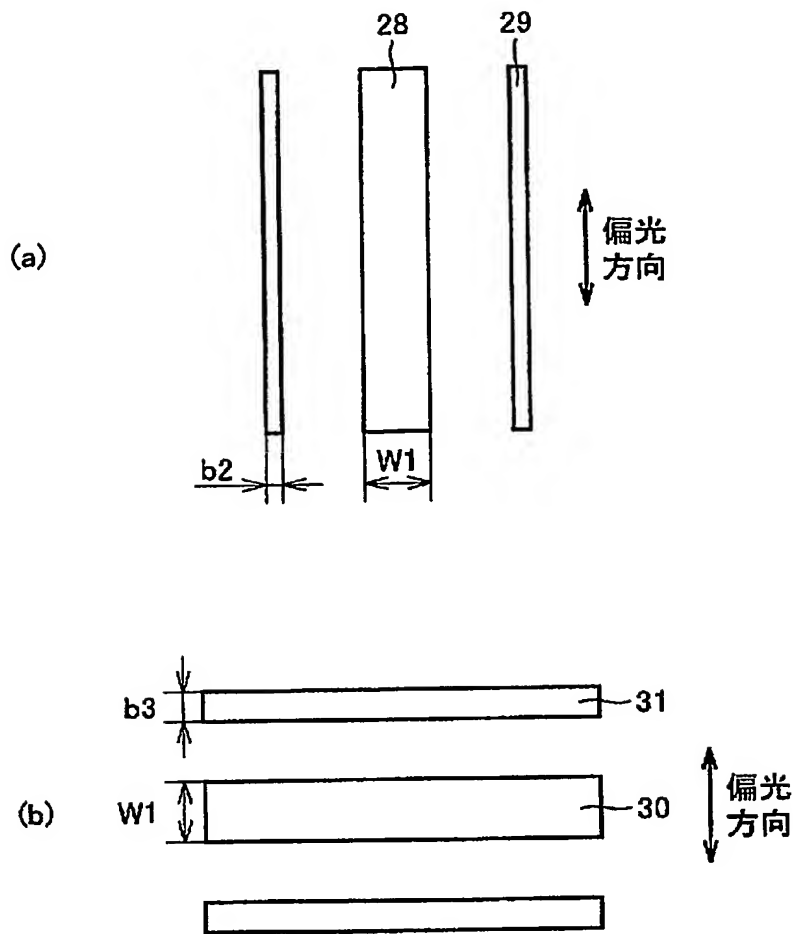
(b)



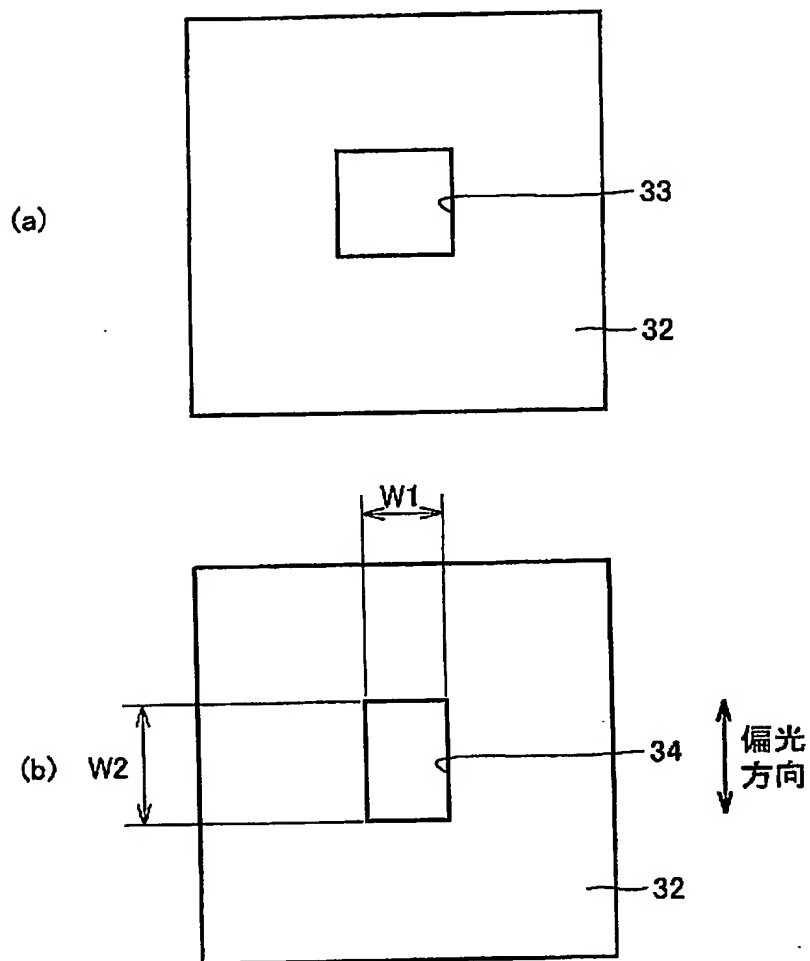
【図 8】



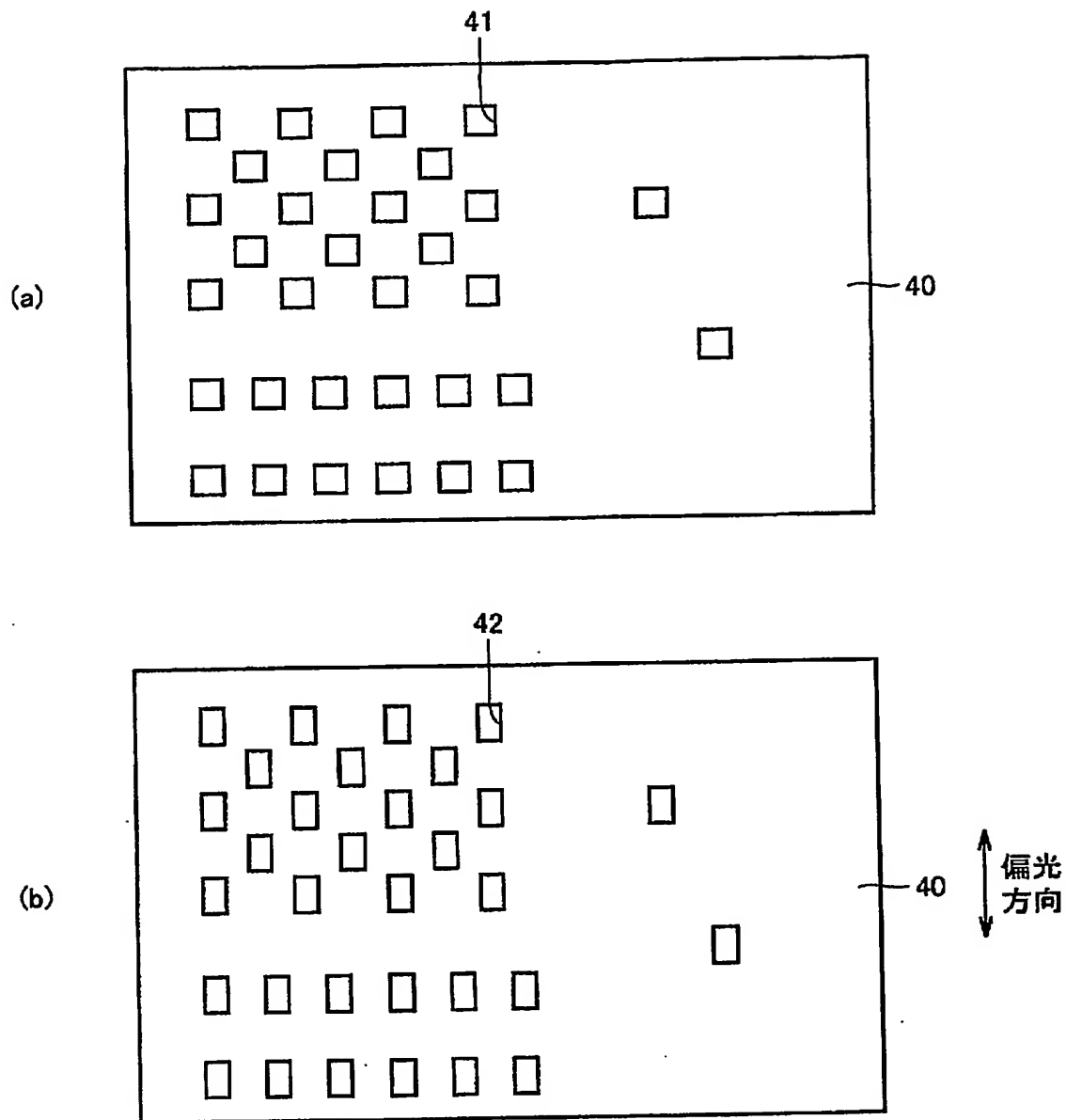
【図 9】



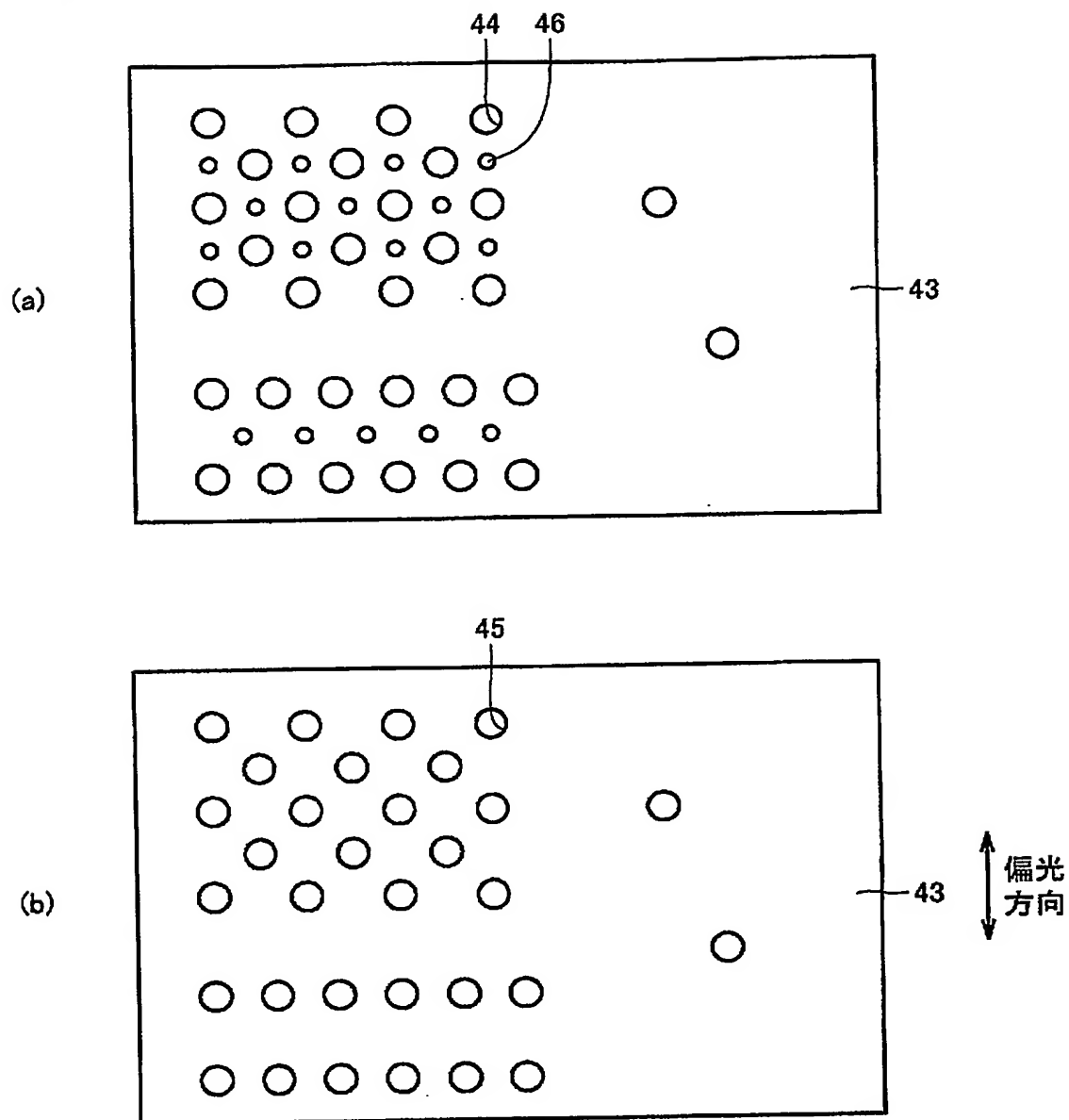
【図 10】



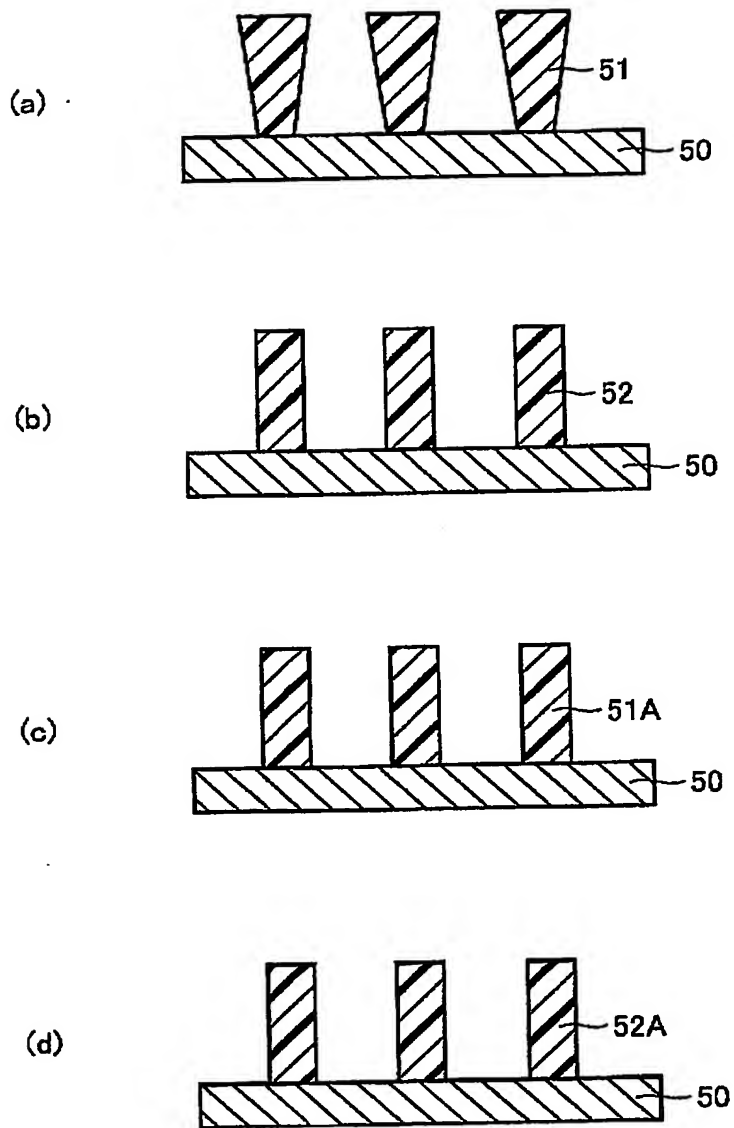
【図 11】



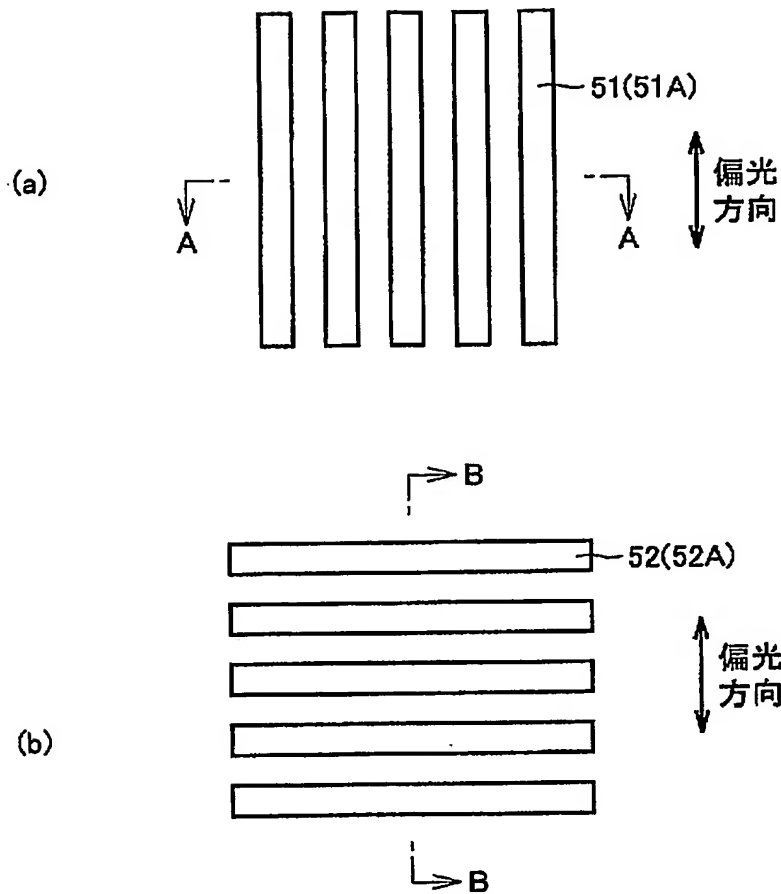
【図 12】



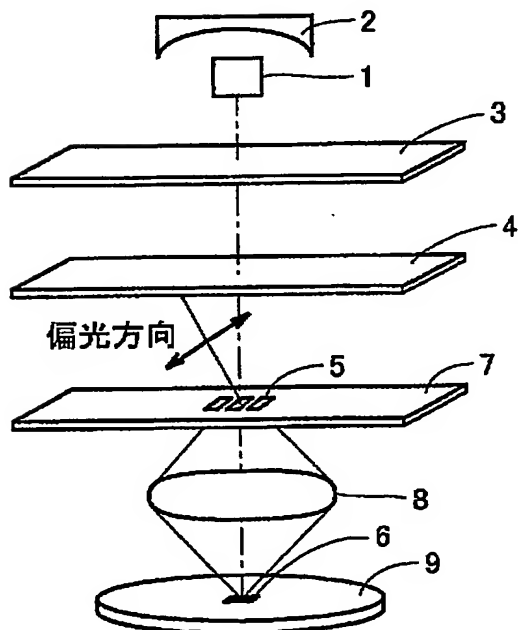
【図 13】



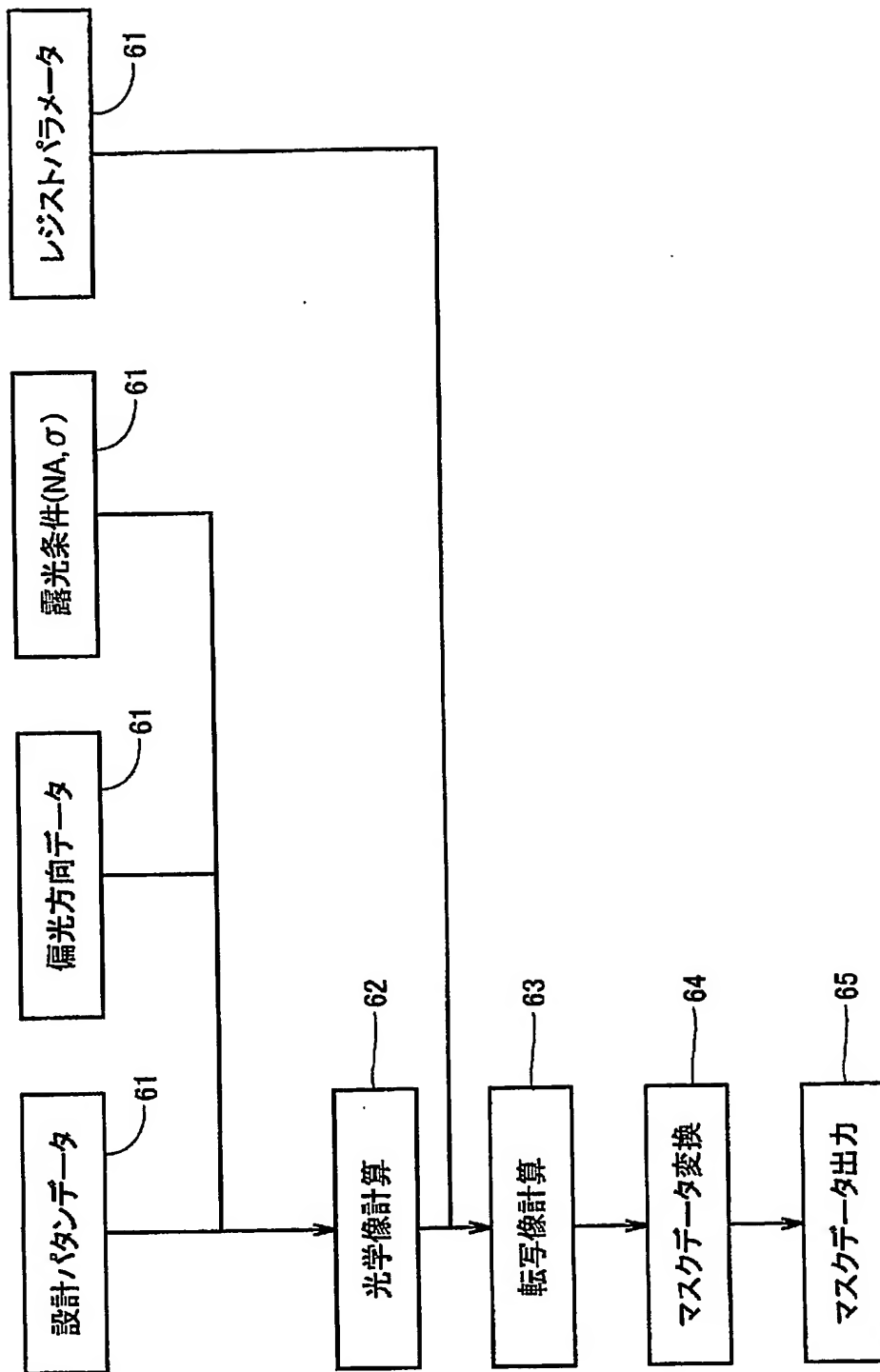
【図 14】



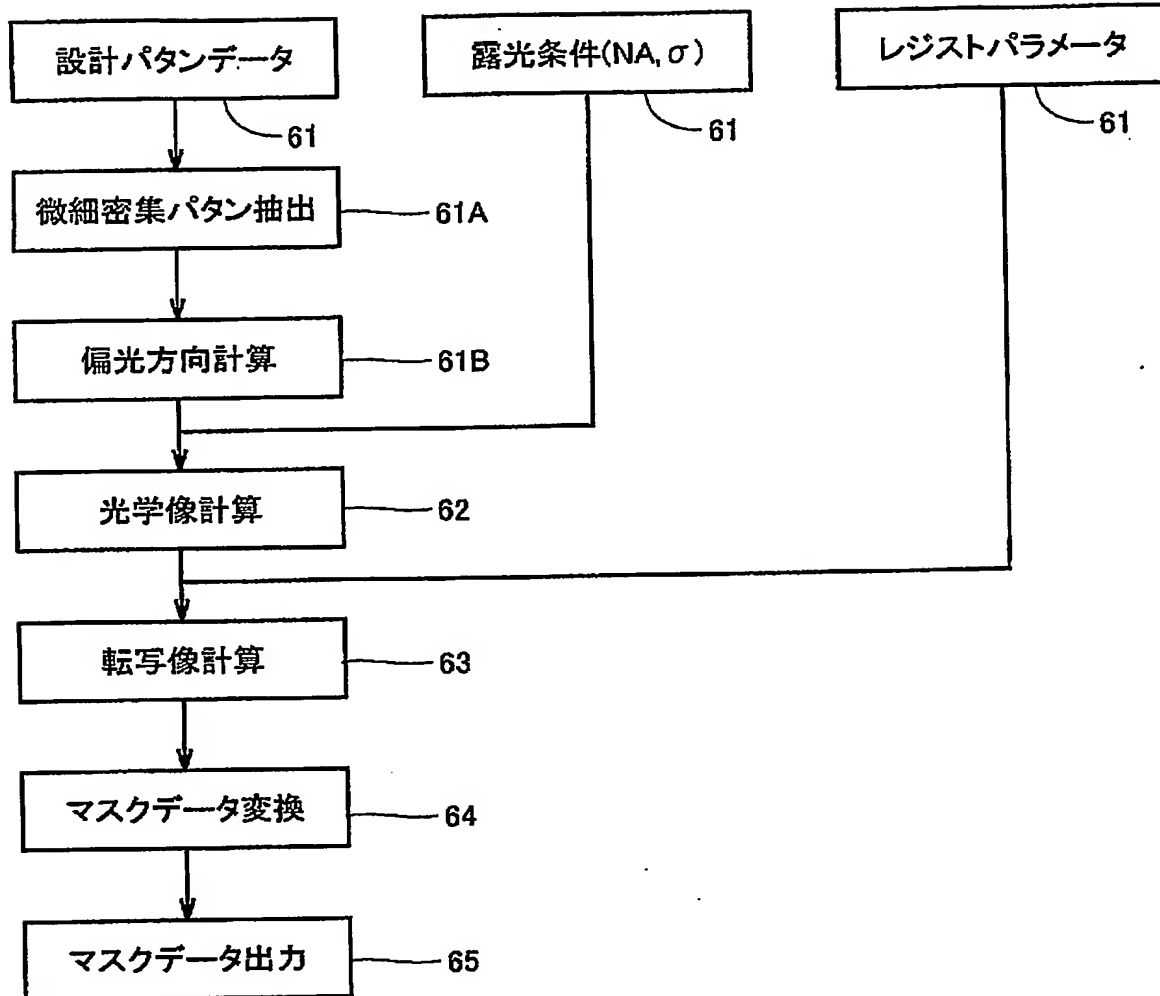
【図 15】



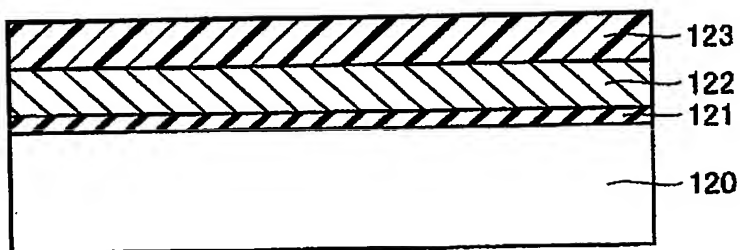
【図 16】



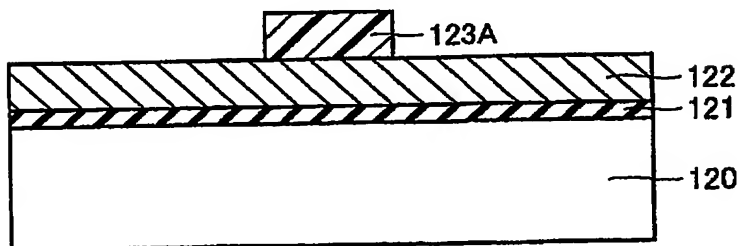
【図 17】



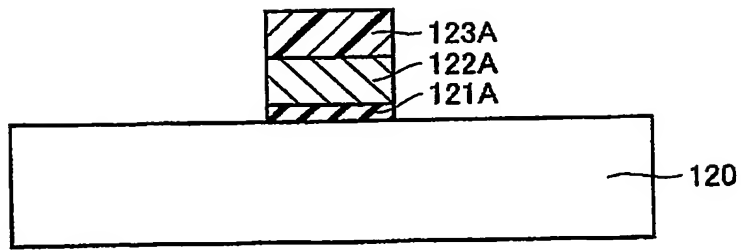
【図 18】



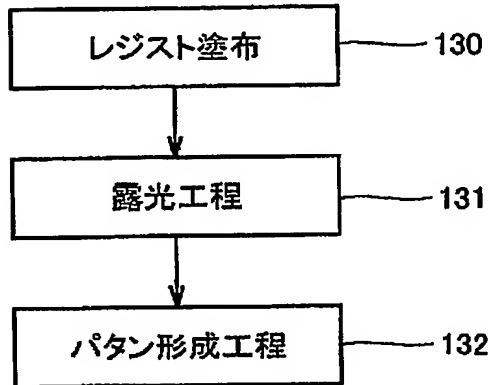
【図 19】



【図 20】



【図 21】



【書類名】 要約書

【要約】

【課題】 ウェハ上に形成されるパターンの形状を安定させることが可能な半導体装置の製造方法、マスクパターンデータ作成方法を提供する。

【解決手段】 縦方向に延在する第1配線パターンと、第1配線パターンと同一形状を有し、縦方向と直交する方向（横方向）に延在する第2パターンとを有する半導体装置の製造方法であって、直線偏光照明を用い、第1パターン形成用のマスクパターン16と第2パターン形成用のマスクパターン17とを含むマスクパターンに従って露光を行なう工程と、露光後にマスクパターン16、17に従った形状の第1と第2パターンを形成する工程とを備え、マスクパターン16、17の形状を互いに異ならせている。

【選択図】 図4

特願 2 0 0 4 - 0 5 2 0 4 7

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目4番1号

氏 名

株式会社ルネサステクノロジ

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019165

International filing date: 22 December 2004 (22.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-052047
Filing date: 26 February 2004 (26.02.2004)

Date of receipt at the International Bureau: 03 March 2005 (03.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse